

Patent

Customer No. 31561  
Application No.: 10/605,080  
Docket No. 11221-US-PA

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of

Applicant : Chen  
Application No. : 10/605,080  
Filed : September 8, 2003  
For : TWO PHASE INTERNAL VOLTAGE GENERATOR  
Examiner : Art unit: 2816

ASSISTANT COMMISSIONER FOR PATENTS  
Arlington, VA22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.:  
092118561, filed on: 2003/07/08.

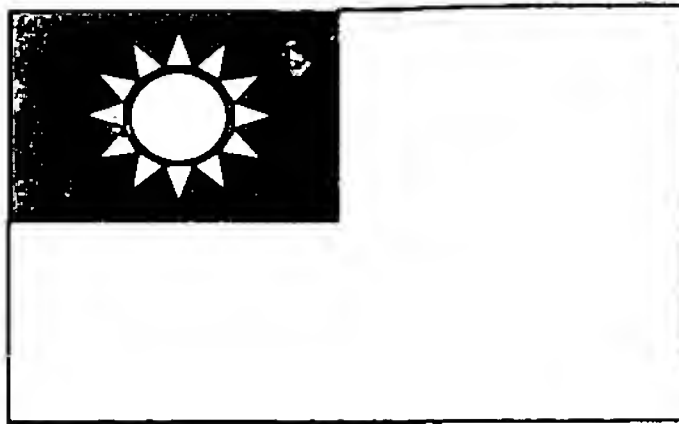
A return prepaid postcard is also included herewith.

Respectfully Submitted,  
JIANQ CHYUN Intellectual Property Office

Dated: Jan. 8, 2004.

By: Belinda Lee  
Belinda Lee  
Registration No.: 46,863

**Please send future correspondence to:**  
**7F.-1, No. 100, Roosevelt Rd.,**  
**Sec. 2, Taipei 100, Taiwan, R.O.C.**  
**Tel: 886-2-2369 2800**  
**Fax: 886-2-2369 7233 / 886-2-2369 7234**



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:-

申請日：西元 2003 年 07 月 08 日  
Application Date

申請案號：092118561  
Application No.

申請人：華邦電子股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 9 月 10 日  
Issue Date

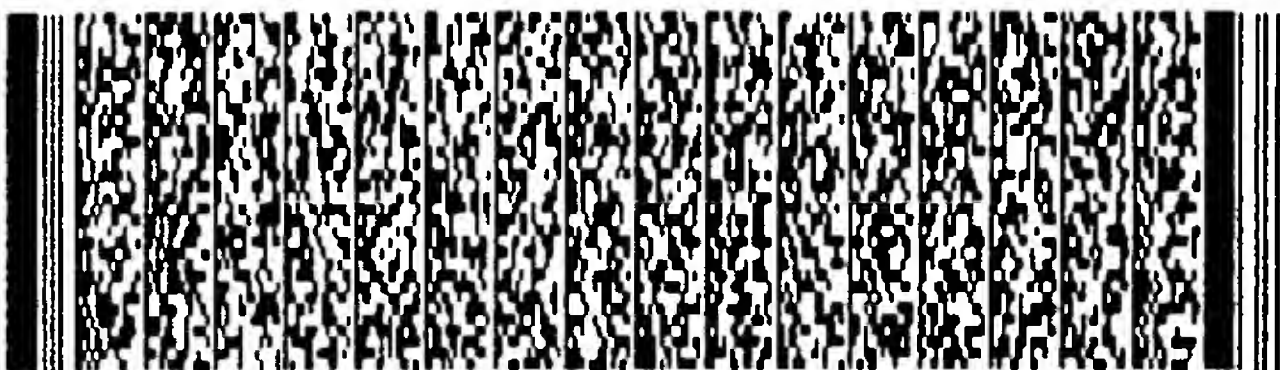
發文字號：09220917320  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

# 發明專利說明書

一、 發明名稱	中 文	兩階段內部電壓產生器及方法
	英 文	TWO PHASE INTERNAL VOLTAGE GENERATOR
二、 發明人 (共1人)	姓 名 (中文)	1. 陳健中
	姓 名 (英文)	1. Chieng Chung Chen
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 新竹市光復路二段513號4樓之1
	住居所 (英 文)	1. 4F.-1, No.513, Sec. 2, Guangfu Rd., Hsinchu City Taiwan 300, R.O.C
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 華邦電子股份有限公司
	名稱或 姓 名 (英文)	1. Winbond Electronics Corp.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區研新三路四號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 4, Creation Road III, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C.
	代表人 (中文)	1. 焦佑鈞
	代表人 (英文)	1. Arthur Y.C. Chiao



11221twf.ptd

四、中文發明摘要 (發明名稱：兩階段內部電壓產生器及方法)

一種兩階段內部電壓產生器至少包括第一階內部電壓產生器與第二階內部電壓產生器，而第二階內部電壓產生器相對第一階內部電壓產生器具有較低之電能損耗。當接收到外部電壓源時，上述第一階內部電壓產生器立即產生並提供第一內部電壓源，而當第二階內部電壓產生器所提之第二內部電壓源穩定後，則使第一階內部電壓產生器切斷其所提供之第一內部電壓源。本發明改善習知之內部電壓產生器功率消耗過大的問題。

伍、(一)、本案代表圖為：第2圖

(二)、本案代表圖之元件代表符號簡單說明：

100 第一階內部電壓產生器

200 第二階內部電壓產生器

六、英文發明摘要 (發明名稱：TWO PHASE INTERNAL VOLTAGE GENERATOR)

A two phase internal voltage generator at least includes a first stage internal voltage generator and a second stage internal voltage generator. The power consumption of the second stage internal voltage generator is lower than those of the first stage internal voltage generator. The first stage internal voltage generator immediately generates and provides a



四、中文發明摘要 (發明名稱：兩階段內部電壓產生器及方法)

六、英文發明摘要 (發明名稱：TWO PHASE INTERNAL VOLTAGE GENERATOR)

first internal voltage source when an external power is provided. After a second internal voltage source provided by the second stage internal voltage generator is stable, the first stage internal voltage generator cuts off the supply of the first internal voltage source. The present invention prevents the problem of big power lost for the conventional internal voltage generator.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

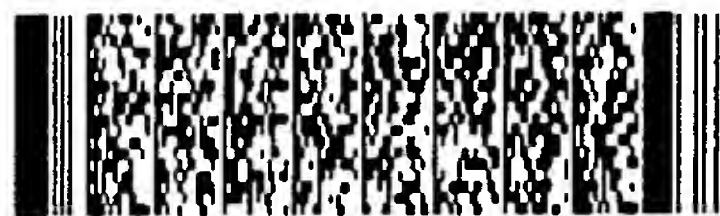
寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得,不須寄存。





## 五、發明說明 (1)

### 發明所屬之技術領域

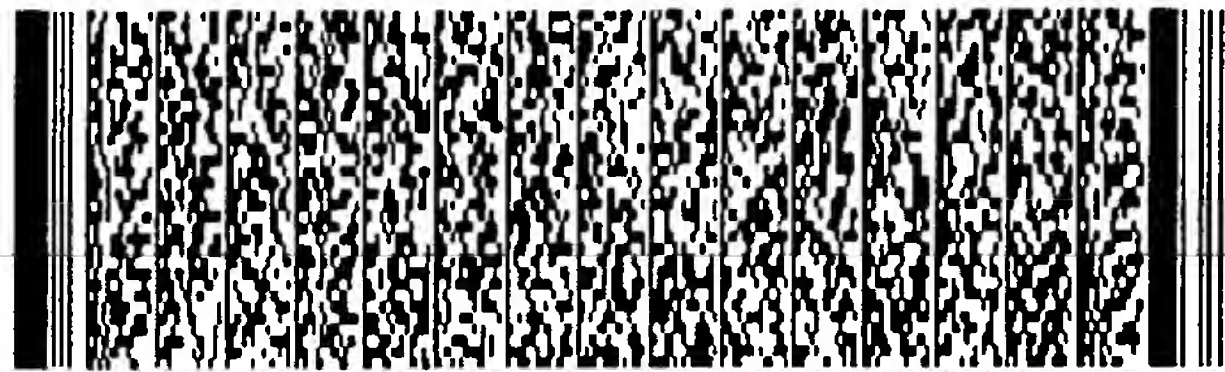
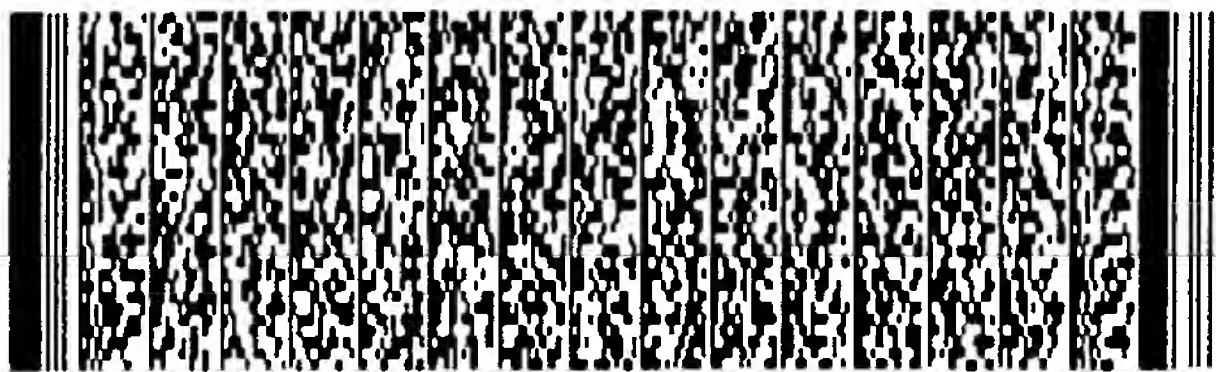
本發明是有關於一種積體電路的內部電壓產生電路，且特別是有關於一種具有低電流消耗之兩階段內部電壓產生電路，而其可適用於低功率消耗之積體電路。

### 先前技術

隨著科技的進步與環保意識的高漲，積體電路無不朝著高操作速率且低功率消耗的目標前進，藉此各種電子產品可以做到更加省電與輕薄短小，而其功能反而比往昔更加強大。在低功率消耗之積體電路領域中，例如：低耗電 (low power consumption) 的動態隨機存取記憶體 (DRAM)，如何真正做到低功率消耗實在是電路設計的一大課題，尤其是應用領域已經不僅僅是PC個人電腦市場，更包括到消費性電子市場等，低耗電的電路設計更是不可或缺。

第1圖是習知之一種內部電壓產生器之電路圖。此內部電壓產生器10之目的係在產生並提供穩定且固定的內部電壓源，而此內部電壓源之電壓VINT不同於外部電壓源之電壓VEXT，例如：外部電壓源之電壓VEXT其變動範圍為2.3V-2.7V，而內部電壓VINT卻穩定在2.1V。

請參照第1圖，此內部電壓產生器10包括有比較器12、NMOS功率電晶體14、電阻R1以及電阻R2。由第1圖可知，此內部電壓產生器10具有回授迴路，其利用電阻R1與電阻R2，將輸出之內部電壓VINT分壓，以反饋回授電壓給比較器12。比較器12比較此回授電壓與參考電壓VREFDC，



## 五、發明說明 (2)

再控制NMOS功率電晶體14，以獲得輸出之內部電壓VINT

由於此種習知之內部電壓產生器10的電阻R1串接電阻R2，且此兩電阻兩端分別接到內部電壓源與地，所以消耗了不少的直流電流，亦即，只要有動作都有不小的電能消耗。假設此內部電壓產生器係應用於動態隨機存取記憶體(DRAM)中，且其消耗的直流電流為 $600\mu A$ ，而DRAM在做更新(refresh)時，DRAM上會有8組內部電壓產生器動作，則相對應的平均直流電流消耗為：

$$30\mu A = (600\mu A * 8 * 100nS) / 16\mu S$$

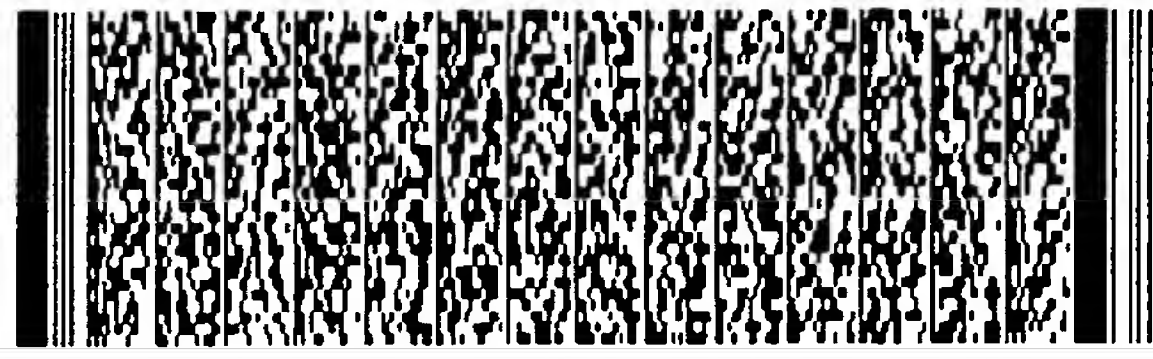
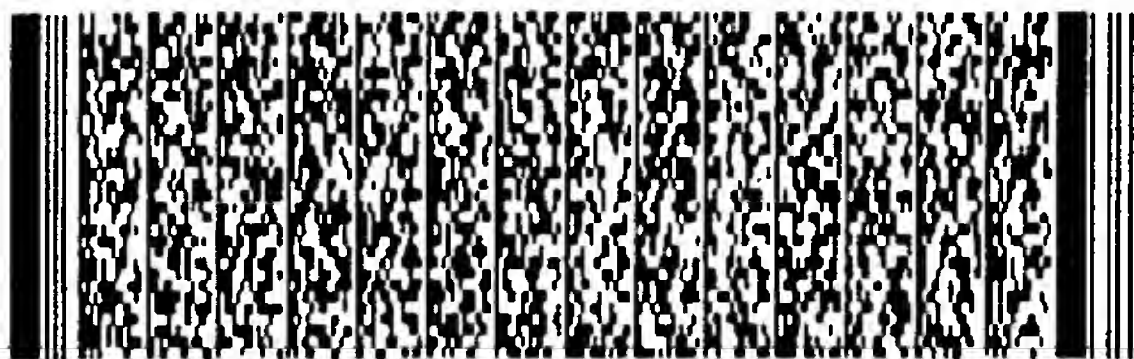
因此此種DRAM的功率消耗就非常大，根本不能稱為低功率消耗之積體電路，故習知之內部電壓產生器10不適用於低功率消耗之積體電路。

### 發明內容

因此本發明提供一種兩階段內部電壓產生器及方法，其改善習知之內部電壓產生器功率消耗過大的問題，而可適用於低功率消耗之積體電路。

本發明提出一種兩階段內部電壓產生器，其至少包括第一階內部電壓產生器與第二階內部電壓產生器，而第二階內部電壓產生器相對第一階內部電壓產生器具有較低之電能損耗。當接收到外部電壓源時，上述第一階內部電壓產生器立即產生並提供第一內部電壓源，而當第二階內部電壓產生器所提供之第二內部電壓源穩定後，則使第一階內部電壓產生器切斷其所提供之第一內部電壓源。

依照本發明的較佳實施例所述之兩階段內部電壓產生







#### 五、發明說明 (4)

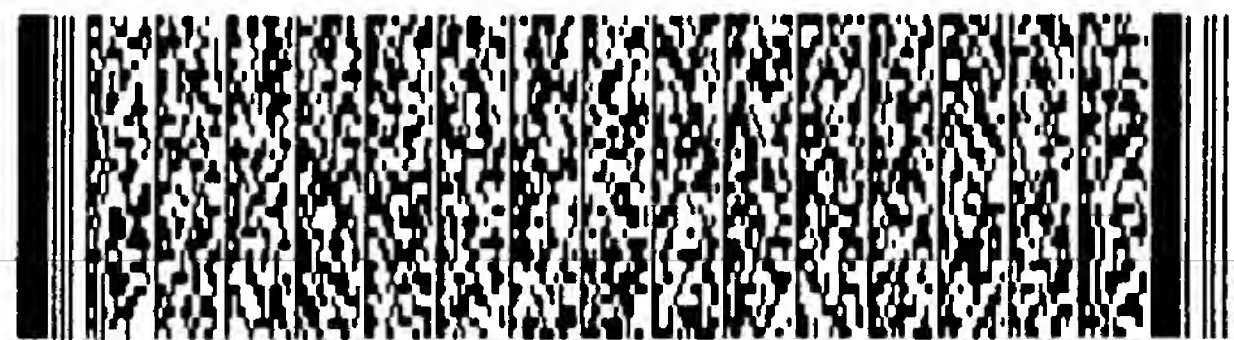
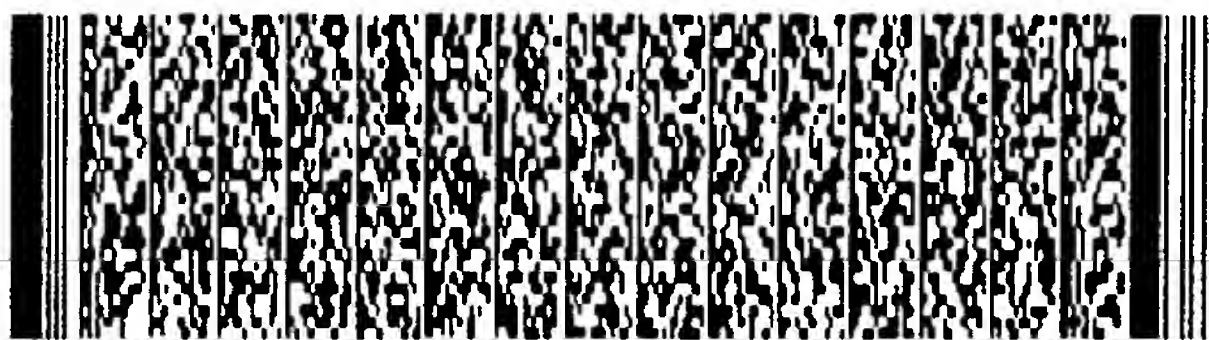
以得昇壓電壓，再降壓並穩壓以得輸入開電壓，然後依此輸入開電壓以提供第二內部電壓源；以及最後上述第一階內部電壓產生器切斷其所提供之第一內部電壓源。

本發明因採用兩階段式的內部電壓產生器結構，先以較耗電之第一階內部電壓產生器搶先提供出穩定之第一內部電壓源，等到較不耗電之第二階內部電壓產生器所提供之第二內部電壓源穩定後，則使第一階內部電壓產生器切斷其所提供之第一內部電壓源，因此可改善習知之內部電壓產生器功率消耗過大的問題。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

#### 實施方式：

第2圖繪示依照本發明一較佳實施例的一種兩階段內部電壓產生器之電路方塊圖。請參照第2圖，本發明所提出之一種兩階段內部電壓產生器，其至少包括第一階內部電壓產生器100與第二階內部電壓產生器200，而第二階內部電壓產生器200相對第一階內部電壓產生器100具有較低之電能損耗，例如：第一階內部電壓產生器100動作時之消耗的直流電流為 $600\ \mu\text{A}$ ，如果將此第一階內部電壓產生器100應用在DRAM中，而此DRAM在做更新(refresh)時，DRAM上會有8組內部電壓產生器動作，則相對應的直流電流消耗平均為 $30\ \mu\text{A}$ 。同樣的情形，使用第二階內部電壓產生器200的DRAM，經計算後其直流電流消耗平均僅為0.5

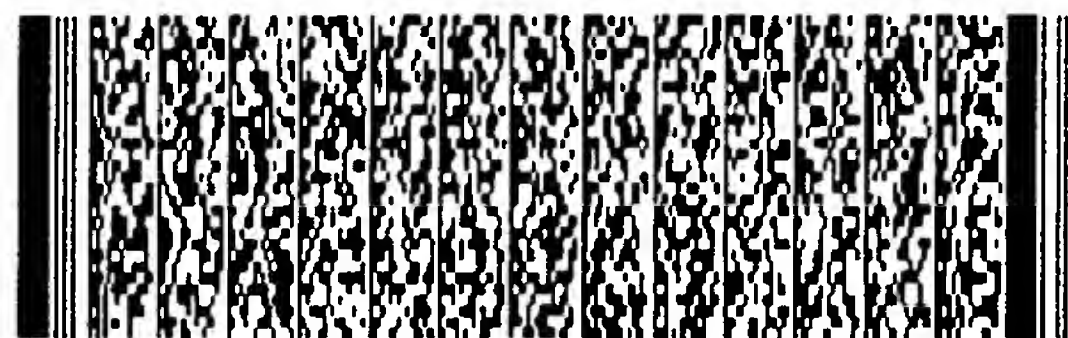
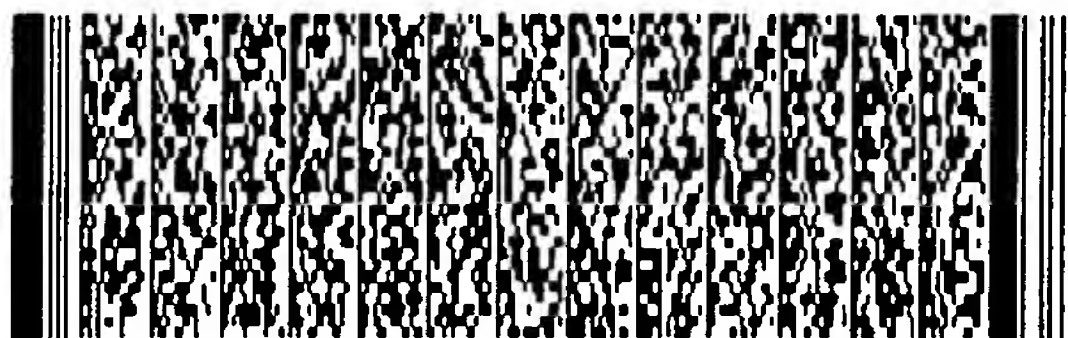


## 五、發明說明 (5)

$\mu A$ 。

第一階內部電壓產生器100之用途為提供穩定的第一內部電壓源，此第一內部電壓源之電壓為VINT1，當電源供給時，只要一接收到外部電壓源之電壓VEXT，第一階內部電壓產生器100會立即提供出穩定的第一內部電壓源。在本發明較佳實施例中，此第一階內部電壓產生器100係依據第三控制訊號CHRDY3，來切斷其所提供之第一內部電壓源。而第二階內部電壓產生器200之用途為提供穩定之第二內部電壓源，此第二內部電壓源之電壓為VINT2。本發明之特徵之一係當第二階內部電壓產生器200所提供之第二內部電壓源穩定後，則第三控制訊號CHRDY3會致能，以使第一階內部電壓產生器100切斷其所提供之第一內部電壓源。

第3圖繪示第2圖之兩階段內部電壓產生器其中的第一階內部電壓產生器100之電路圖。請參照第3圖，此第一階內部電壓產生器100包括：比較器102、NMOS功率電晶體104、第一電阻106、以及第二電阻108。NMOS功率電晶體104之第一源/汲極耦接至外部電壓源，而NMOS功率電晶體104之第二源/汲極則供給第一內部電壓源，亦即，輸出第一內部電壓VINT1。第一電阻106之第一端耦接至NMOS功率電晶體104之第二源/汲極，而第二電阻108之第一端耦接至第一電阻106之第二端以提供回授電壓，第二電阻108之第二端接地。第一電阻106與第二電阻108將輸出之第一內部電壓VINT1分壓後，反饋回授電壓給比較器102。比較器





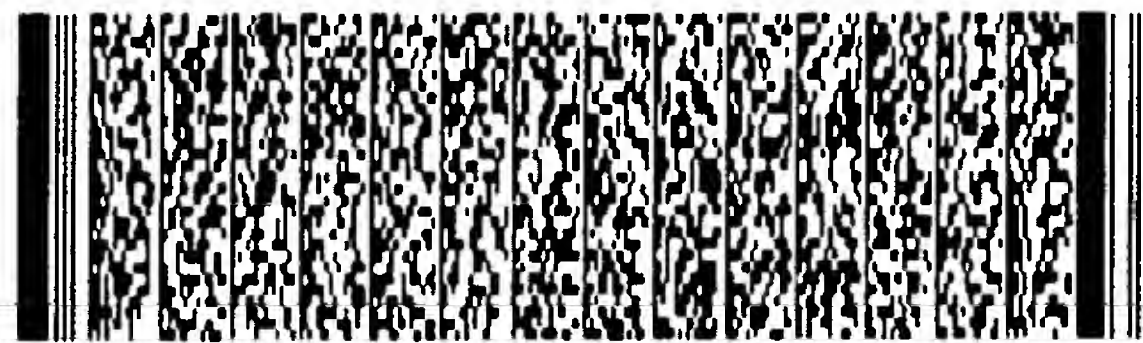
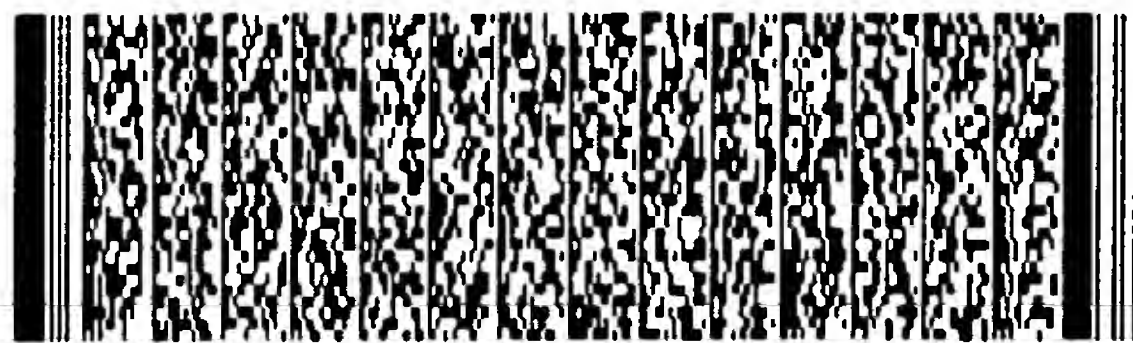
#### 五、發明說明 (6)

102 比較此回授電壓與參考電壓VREFDC，而輸出控制電壓至NMOS功率電晶體104之閘極，進而控制NMOS功率電晶體104，以輸出穩定之第一內部電壓VINT1。

第4圖繪示第2圖之兩階段內部電壓產生器其中的第二階段內部電壓產生器200之電路方塊圖。請參照第4圖，依照本發明的較佳實施例所述之兩階段內部電壓產生器，其中之第二階段內部電壓產生器200包括：電壓昇壓產生器202、輸入閘電壓產生器204、以及電力輸出電路208。其中之電壓昇壓產生器202依據第一控制訊號CHRDY1，將外部電壓源之電壓VEXT昇壓，以提供出昇壓電壓VPP。而輸入閘電壓產生器204依據第二控制訊號CHRDY2，將昇壓電壓VPP降壓並穩壓至輸入閘電壓vGI。至於電力輸出電路206則依據輸入閘電壓vGI而穩定提供第二內部電壓源，其電壓為第二內部電壓VINT2，此電力輸出電路可以使用NMOS功率電晶體208。此NMOS功率電晶體208之閘極連接至輸入閘電壓vGI，NMOS功率電晶體208之第一源/汲極耦接至外部電壓源，而NMOS功率電晶體208之第二源/汲極輸出第二內部電壓源。

上述之NMOS功率電晶體104與208，如熟悉此藝者可知，不應以此為限，其他可提供穩定之較大電力元件皆可，甚至不必使用MOS類的功率電晶體。

第5圖繪示本發明一較佳實施例之一種兩階段內部電壓產生器的內部操作時序圖。請參照第5圖，並同時參照第2圖與第4圖，本發明的較佳實施例所述之兩階段內部電



#### 五、發明說明 (7)

壓產生器，其內部之操作步驟依序為：首先當接收到外部電壓源，亦即外部電壓VEXT上昇時，第一階內部電壓產生器100立即提供第一內部電壓源，所以第一內部電壓VINT1也跟著上昇；接著致動了第一控制訊號CHRDY1，使電壓昇壓產生器202提供昇壓電壓VPP，故昇壓電壓VPP上昇；然後致動了第二控制訊號CHRDY2，使輸入閘電壓產生器204輸出輸入閘電壓vGI，進而使電力輸出電路206穩定提供第二內部電壓源，故獲得了穩定之第二內部電壓VINT2；以及最後致動了第三控制訊號CHRDY3，使第一階內部電壓產生器100切斷其所提供之第一內部電壓源。

綜上所述，可從另一觀點來看本發明之方法，本發明提供一種兩階段內部電壓產生方法，其適用於具有第一階內部電壓產生器以及第二階內部電壓產生器之積體電路中，其中第二階內部電壓產生器相對第一內部電壓產生器具有較低之電能損耗，此兩階段內部電壓產生方法依序包括下列步驟：首先當接收到外部電壓源時，第一階內部電壓產生器立即提供第一內部電壓源；然後第二階內部電壓產生器昇壓外部電壓源之電壓以得昇壓電壓，再降壓並穩壓以得輸入閘電壓，然後依據此輸入閘電壓以提供第二內部電壓源；以及最後上述第一階內部電壓產生器切斷其所提供之第一內部電壓源。

本發明因採用兩階段式的內部電壓產生器結構，先以較耗電之第一階內部電壓產生器搶先提供出穩定之第一內部電壓源，等到較不耗電之第二階內部電壓產生器所提供

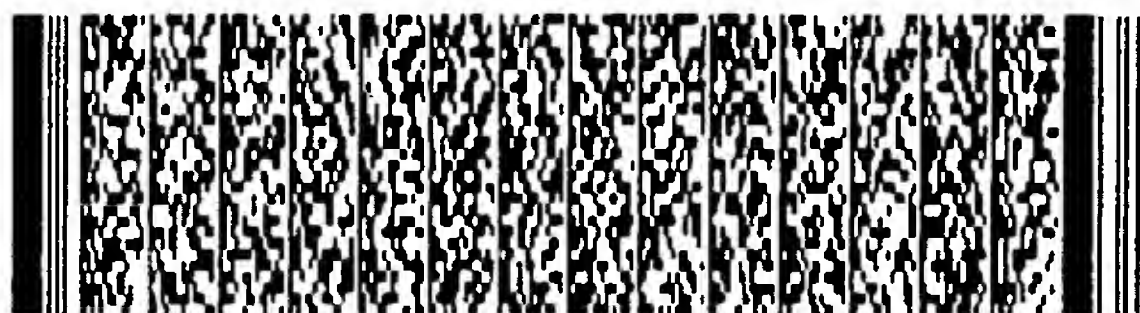




#### 五、發明說明 (8)

之第二內部電壓源穩定後，則使第一階內部電壓產生器<sup>+</sup>斷其所提供之第一內部電壓源，因此可改善習知之內部電壓產生器功率消耗過大的問題。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

第1圖繪示習知之一種內部電壓產生器之電路圖。

第2圖繪示依照本發明一較佳實施例的一種兩階段內部電壓產生器之電路方塊圖。

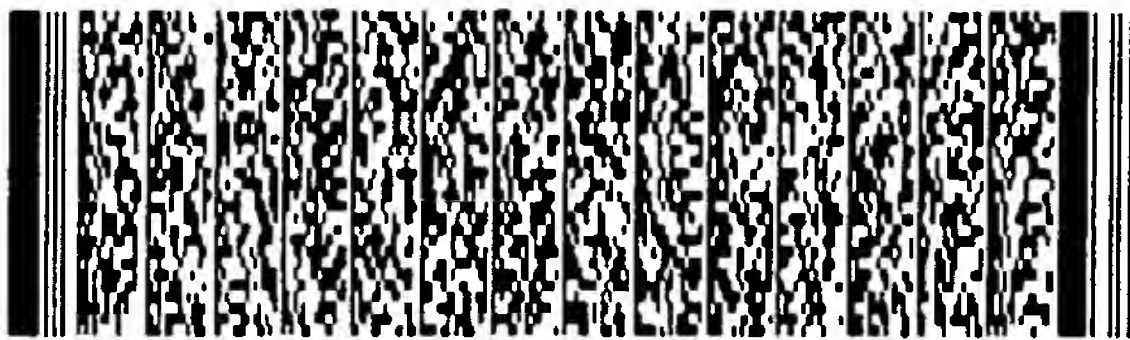
第3圖繪示第2圖之兩階段內部電壓產生器其中的第一階內部電壓產生器100之電路圖。

第4圖繪示第2圖之兩階段內部電壓產生器其中的第二階內部電壓產生器200之電路方塊圖。

第5圖繪示依照本發明一較佳實施例之一種兩階段內部電壓產生器的內部操作時序圖。

### 圖式標記說明：

- 10 內部電壓產生器
- 12, 102 比較器
- 14, 104, 208 NMOS 功率電晶體
- 100 第一階內部電壓產生器
- 106 第一電阻
- 108 第二電阻
- 200 第二階內部電壓產生器
- 202 電壓昇壓產生器
- 204 輸入開電壓產生器
- 208 電力輸出電路



## 六、申請專利範圍

1. 一種兩階段內部電壓產生器，包括：

一第一階內部電壓產生器，用以當接收到一外部電壓源時，立即提供一第一內部電壓源；以及

一第二階內部電壓產生器，用以提供一第二內部電壓源，該第二階內部電壓產生器相對該第一階內部電壓產生器具有較低之電能損耗；

其中當該第二階內部電壓產生器所提供之該第二內部電壓源穩定後，則切斷該第一階內部電壓產生器所提供之該第一內部電壓源。

2. 如申請專利範圍第1項所述之兩階段內部電壓產生器，其中該第二階內部電壓產生器，包括：

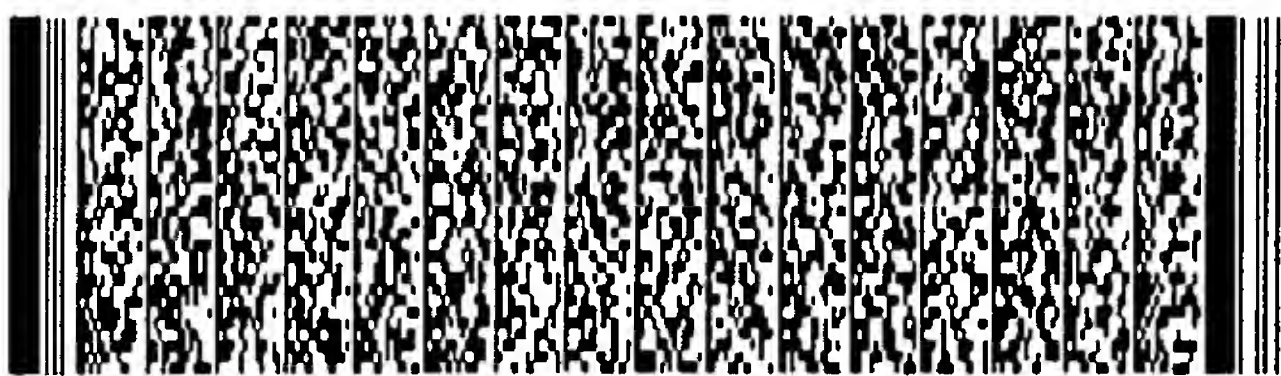
一電壓昇壓產生器，用以依據一第一控制訊號，將該外部電壓源之電壓昇壓以提供一昇壓電壓；

一輸入閘電壓產生器，耦接至該電壓昇壓產生器，用以依據一第二控制訊號，將該昇壓電壓降壓並穩壓至一輸入閘電壓；以及

一電力輸出電路，耦接至該輸入閘電壓產生器，用以依據該輸入閘電壓而穩定提供該第二內部電壓源。

3. 如申請專利範圍第2項所述之兩階段內部電壓產生器，其中該第一階內部電壓產生器係依據一第三控制訊號，以切斷該第一階內部電壓產生器所提供之該第一內部電壓源。

4. 如申請專利範圍第3項所述之兩階段內部電壓產生器，其內部之操作步驟依序為：



## 六、申請專利範圍

當接收到該外部電壓源時，該第一階內部電壓產生器立即提供該第一內部電壓源；

該第一控制訊號致動，使該電壓昇壓產生器提供該昇壓電壓；

該第二控制訊號致動，使該輸入閘電壓產生器輸出該輸入閘電壓，進而使該電力輸出電路穩定提供該第二內部電壓源；以及

該第三控制訊號致動，使該第一階內部電壓產生器切斷其所提供之該第一內部電壓源。

5. 如申請專利範圍第2項所述之兩階段內部電壓產生器，其中該電力輸出電路係為一功率電晶體，該功率電晶體之閘極連接至該輸入閘電壓，該功率電晶體之第一源/汲極耦接至該外部電壓源，而該功率電晶體之第二源/汲極輸出該第二內部電壓源。

6. 如申請專利範圍第5項所述之兩階段內部電壓產生器，其中該功率電晶體係為一NMOS功率電晶體。

7. 如申請專利範圍第1項所述之兩階段內部電壓產生器，其中該第一階內部電壓產生器，包括：

一比較器，用以比較一參考電壓與一回授電壓，而輸出一控制電壓；

一功率電晶體，該功率電晶體之閘極連接至該控制電壓，該功率電晶體之第一源/汲極耦接至該外部電壓源，而該功率電晶體之第二源/汲極輸出該第一內部電壓源；

一第一電阻，具有一第一端與一第二端，其第一端耦





#### 六、申請專利範圍

接至該功率電晶體之第二源/汲極；以及

一第二電阻，具有一第一端與一第二端，其第一端耦接至該第一電阻之第二端以提供該回授電壓，其第二端接地。

8. 一種兩階段內部電壓產生方法，適用於具有一第一階內部電壓產生器以及一第二階內部電壓產生器之積體電路，其中該第二階內部電壓產生器相對該第一階內部電壓產生器具有較低之電能損耗，該兩階段內部電壓產生方法依序包括下列步驟：

當接收到一外部電壓源時，該第一階內部電壓產生器立即提供一第一內部電壓源；

該第二階內部電壓產生器昇壓該外部電壓源之電壓以得一昇壓電壓，再降壓並穩壓以得一輸入閘電壓，然後依據該輸入閘電壓以提供一第二內部電壓源；以及

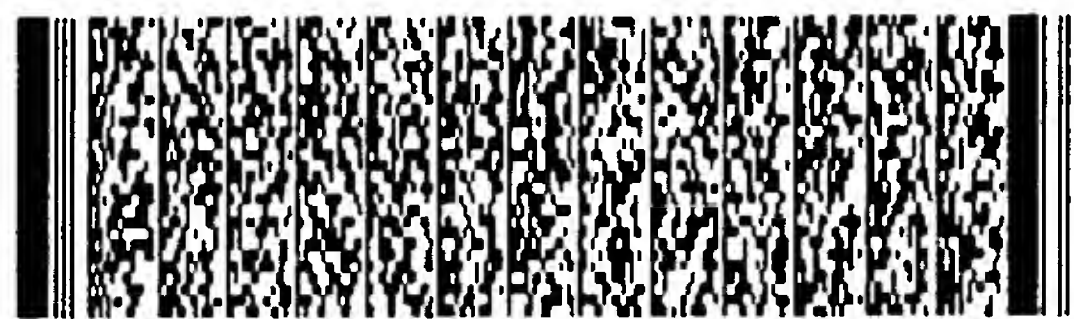
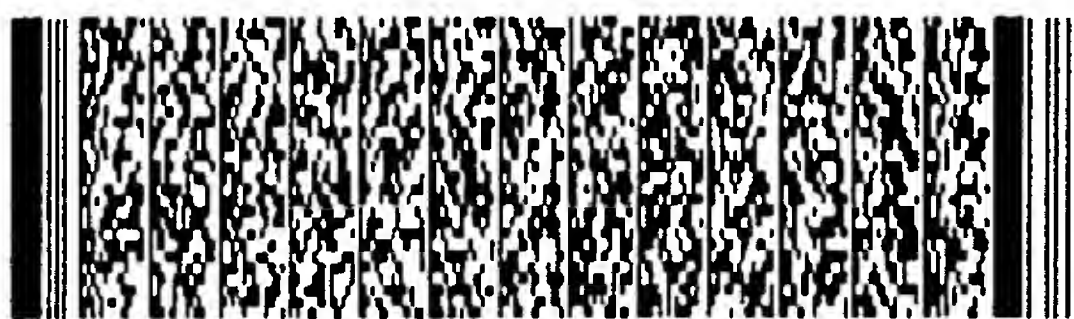
該第一階內部電壓產生器切斷其所提供之該第一內部電壓源。

9. 如申請專利範圍第8項所述之兩階段內部電壓產生方法，其中該第二階內部電壓產生器，包括：

一電壓昇壓產生器，用以依據一第一控制訊號，將該外部電壓源之電壓昇壓以提供該昇壓電壓；

一輸入閘電壓產生器，耦接至該電壓昇壓產生器，用以依據一第二控制訊號，將該昇壓電壓降壓並穩壓至該輸入閘電壓；以及

一電力輸出電路，耦接至該輸入閘電壓產生器，用以





#### 六、申請專利範圍

依據該輸入開電壓而穩定提供該第二內部電壓源。

10. 如申請專利範圍第9項所述之兩階段內部電壓產生方法，其中該第一階內部電壓產生器係依據一第三控制訊號，以切斷該第一階內部電壓產生器所提供之該第一內部電壓源。

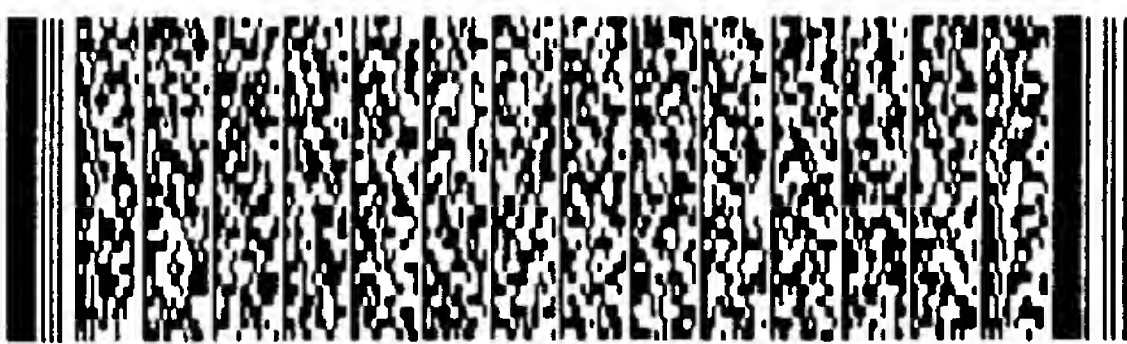
11. 如申請專利範圍第10項所述之兩階段內部電壓產生方法，其步驟依序為：

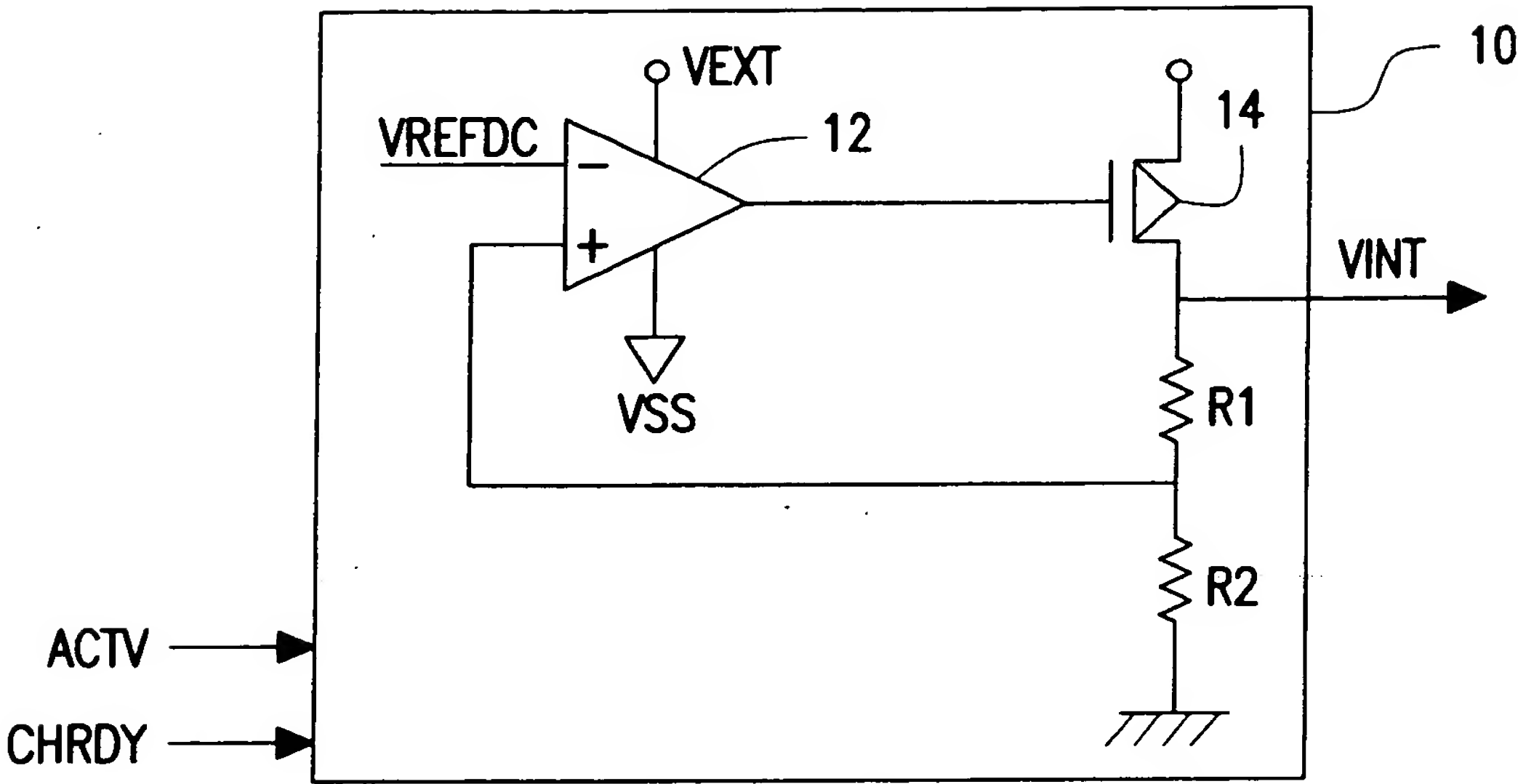
當接收到該外部電壓源時，該第一階內部電壓產生器立即提供該第一內部電壓源；

該第一控制訊號致動，使該電壓昇壓產生器提供該昇壓電壓；

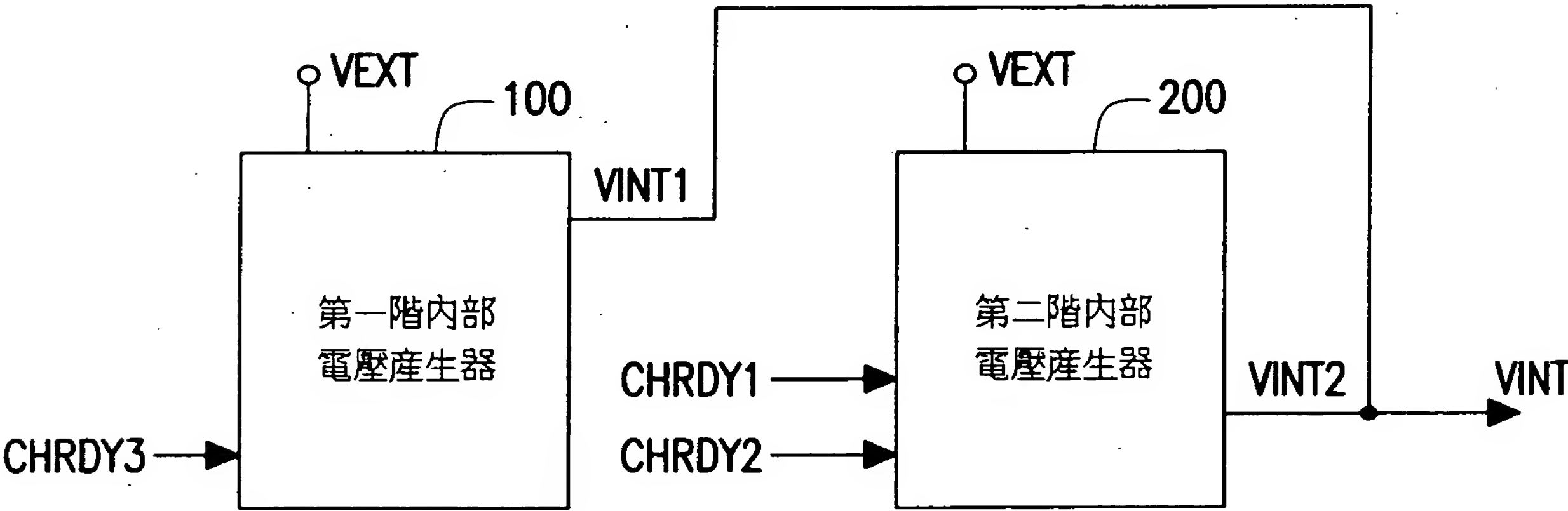
該第二控制訊號致動，使該輸入開電壓產生器輸出該輸入開電壓，進而使該電力輸出電路穩定提供該第二內部電壓源；以及

該第三控制訊號致動，使該第一階內部電壓產生器切斷其所提供之該第一內部電壓源。

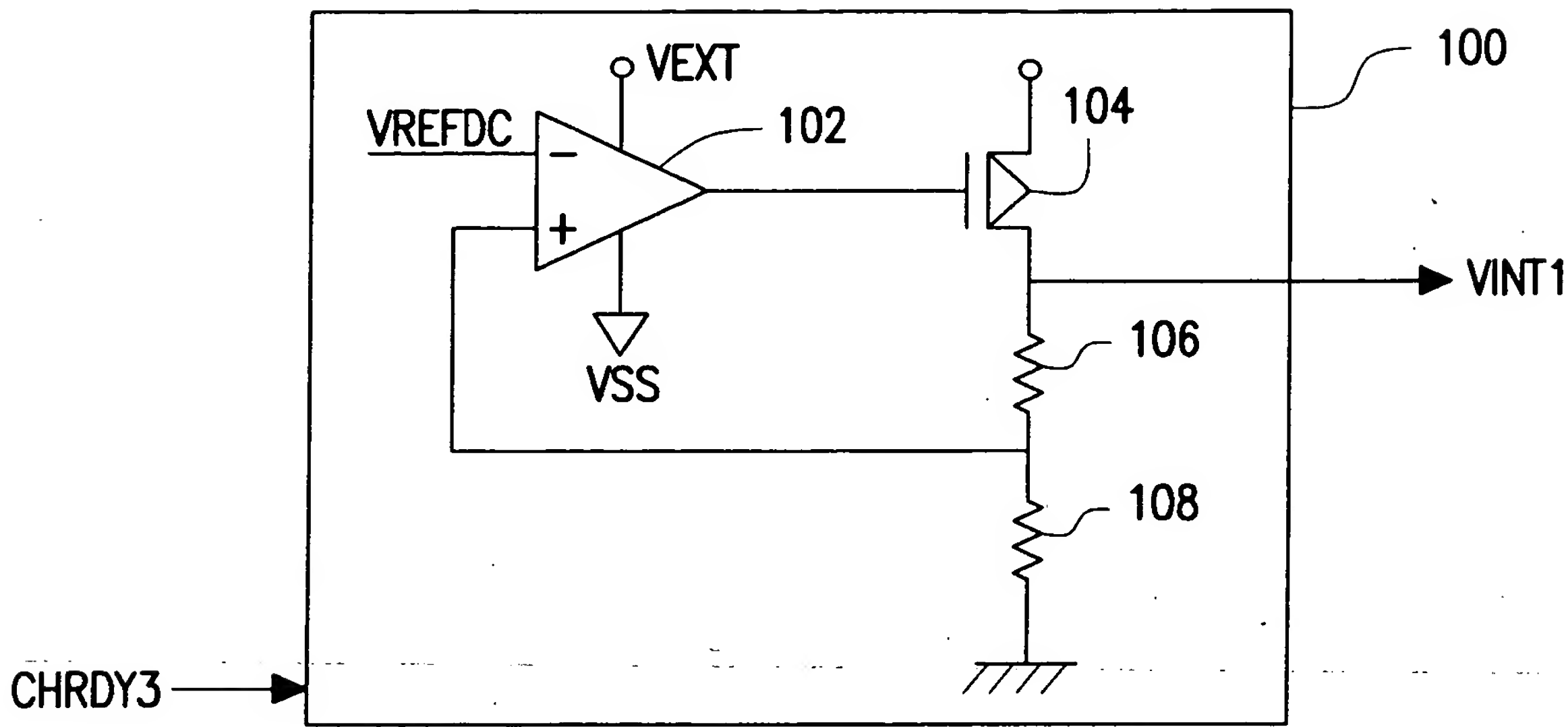




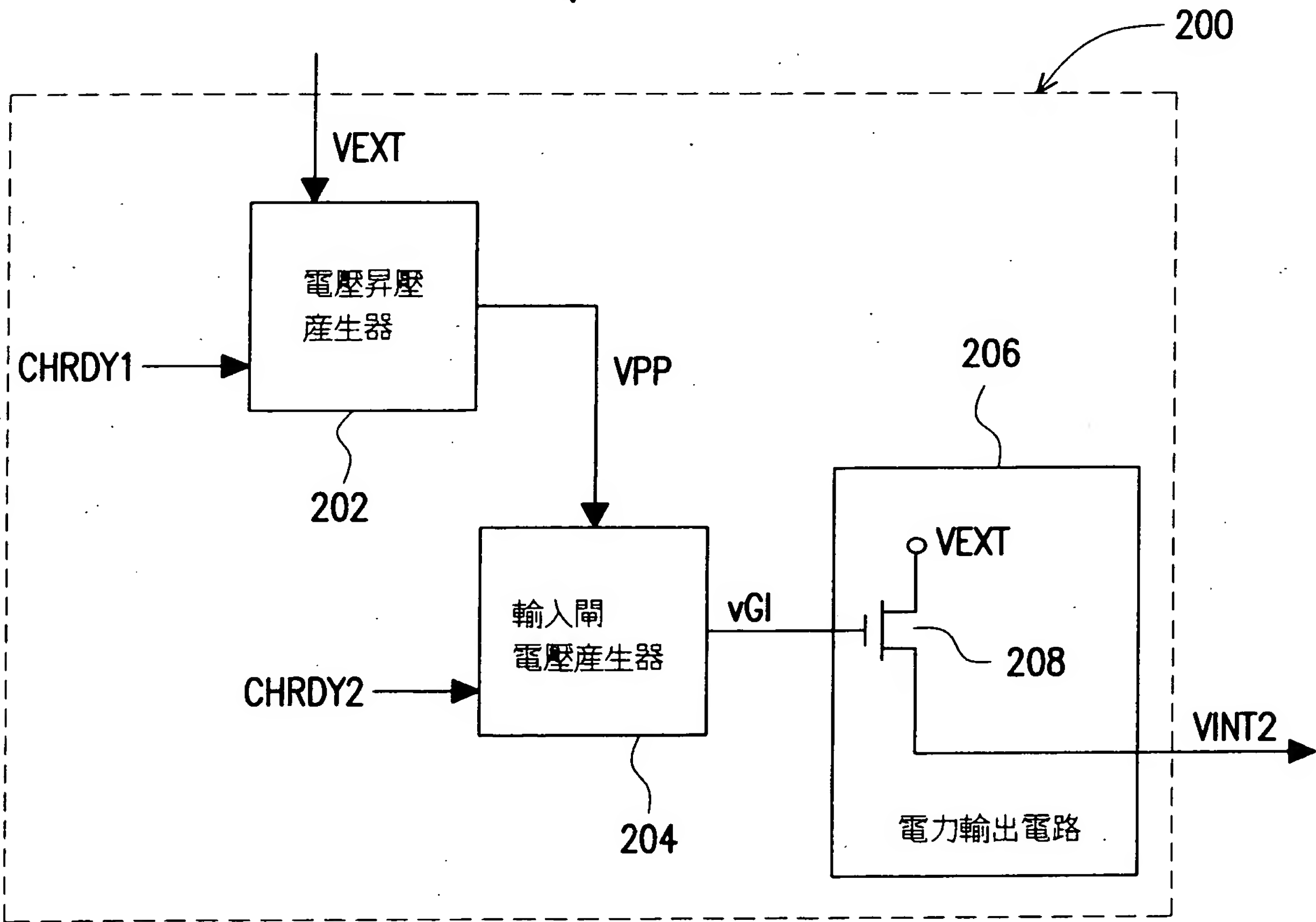
第 1 圖



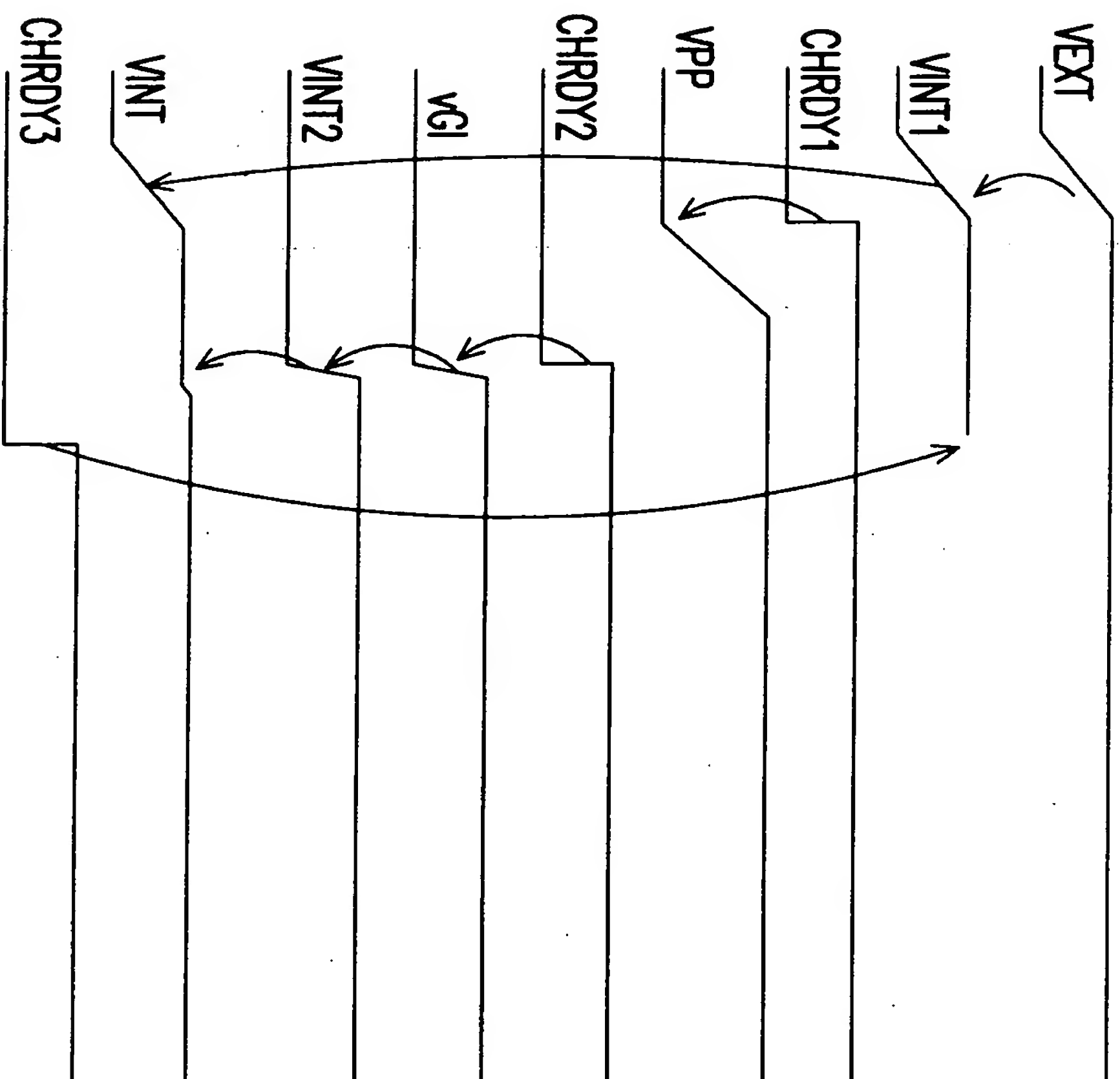
第 2 圖



第 3 圖



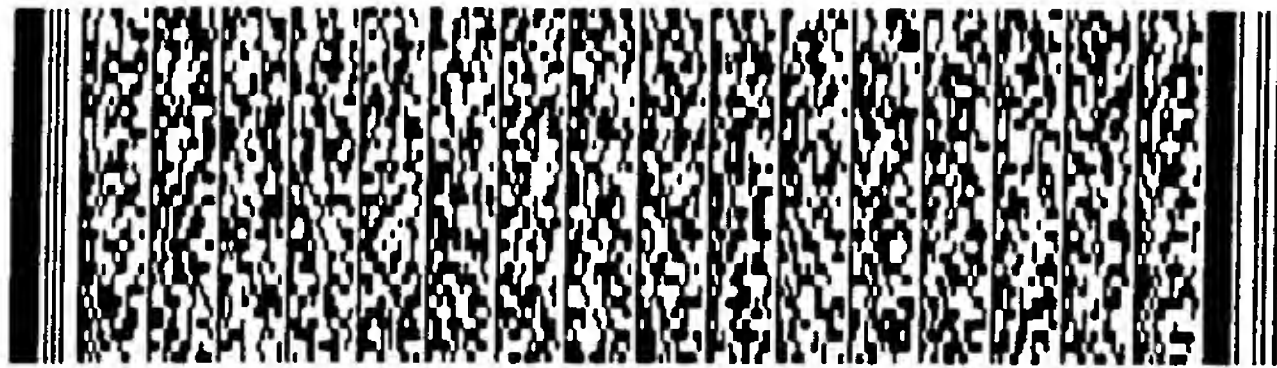
第 4 圖



第 5 圖



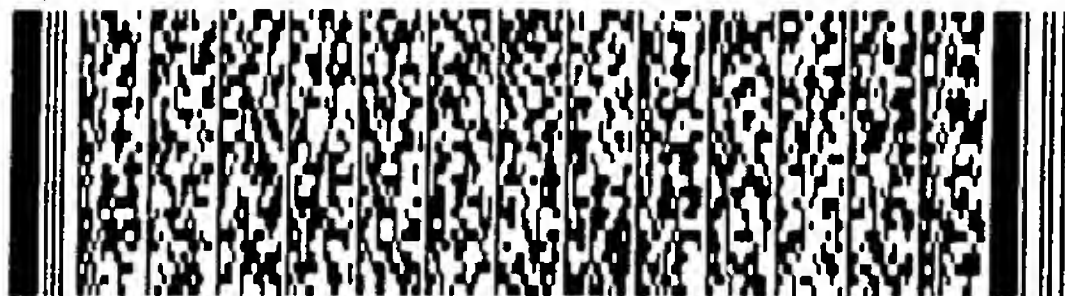
第 1/17 頁



第 2/17 頁



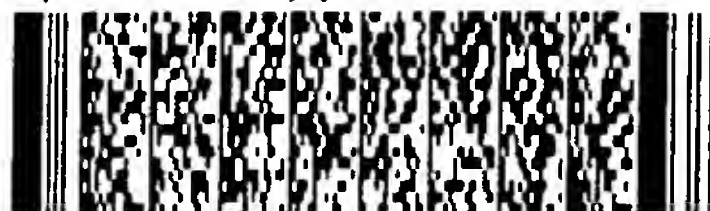
第 2/17 頁



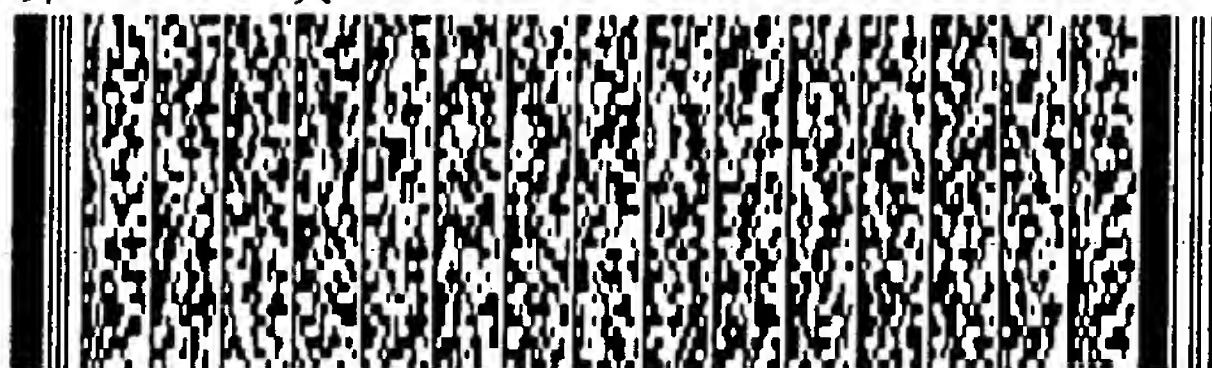
第 3/17 頁



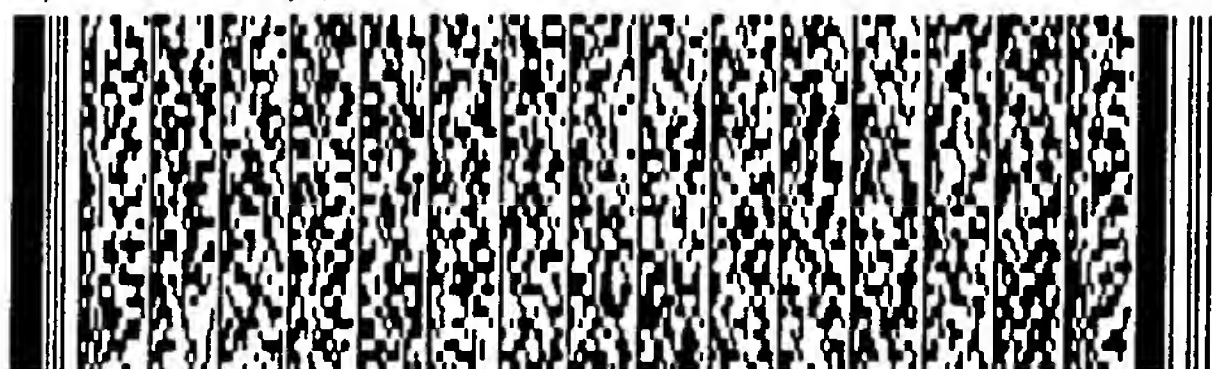
第 4/17 頁



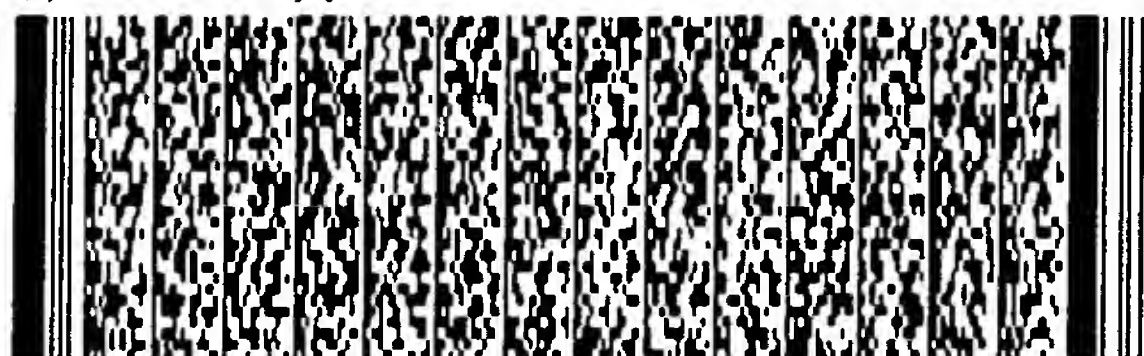
第 5/17 頁



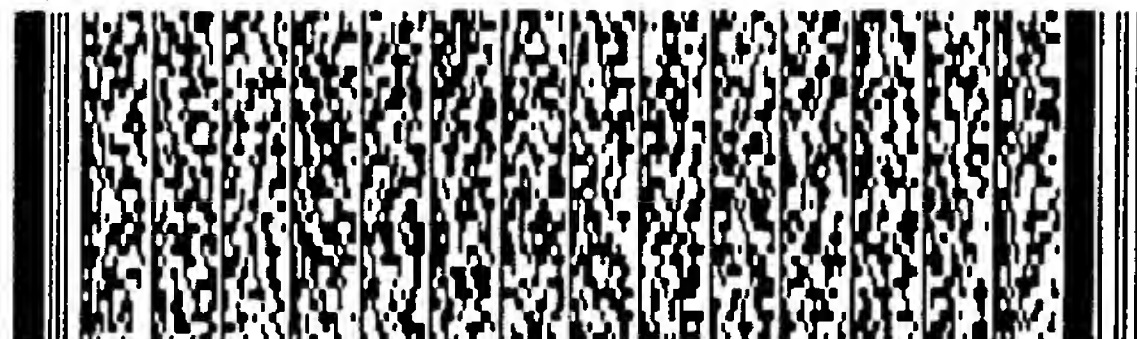
第 5/17 頁



第 6/17 頁



第 6/17 頁



第 7/17 頁



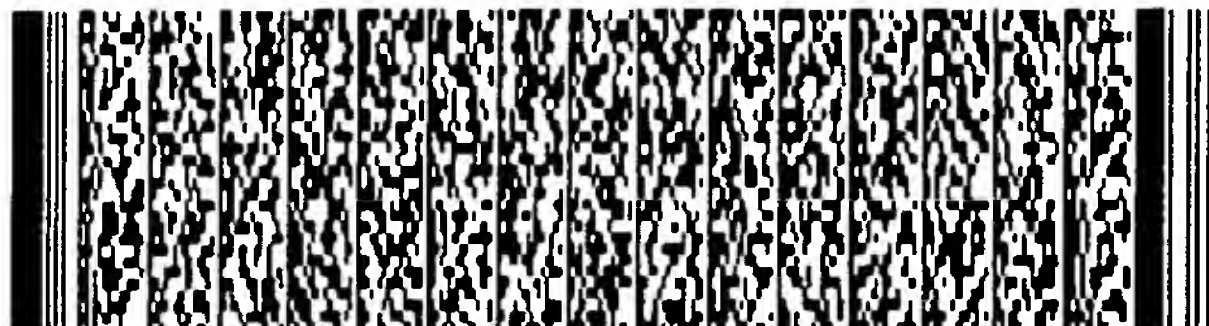
第 7/17 頁



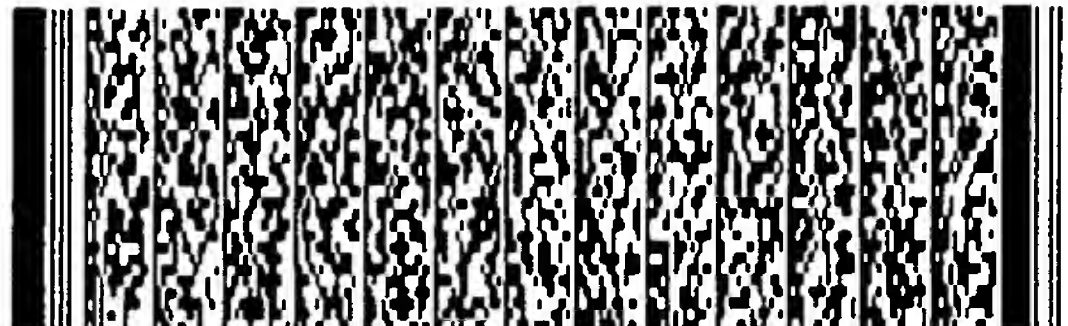
第 8/17 頁



第 8/17 頁



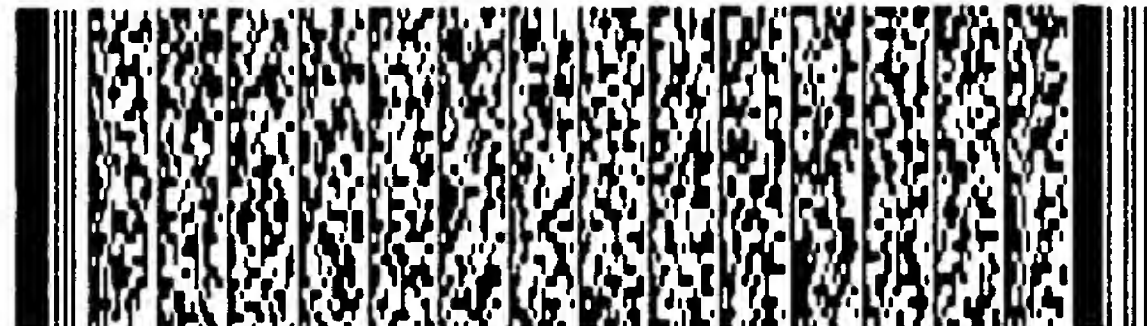
第 9/17 頁



第 9/17 頁



第 10/17 頁





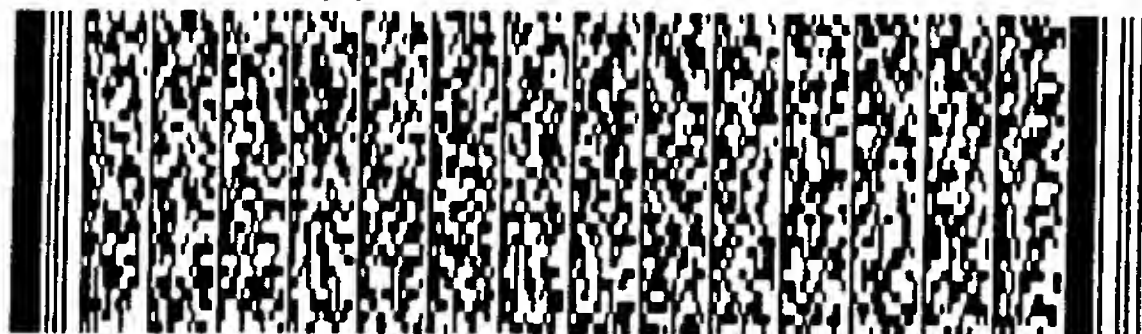
第 10/17 頁



第 11/17 頁



第 11/17 頁



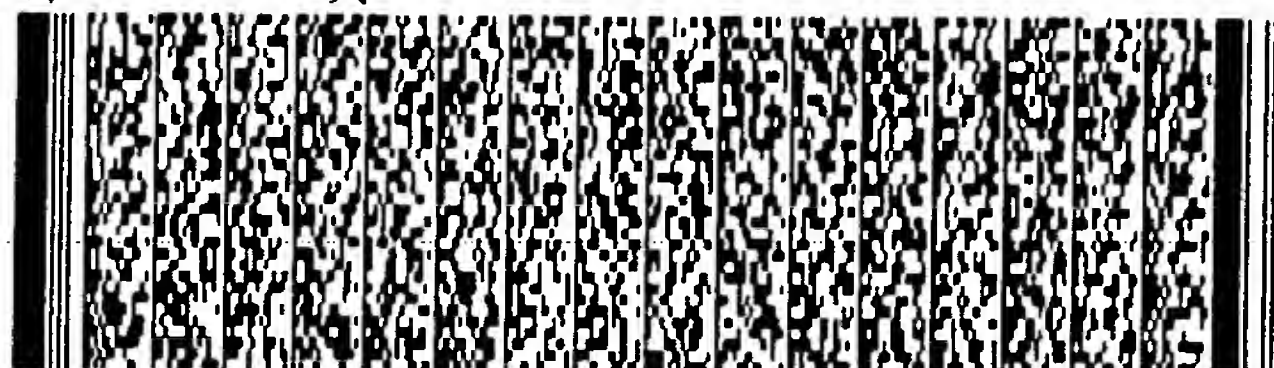
第 12/17 頁



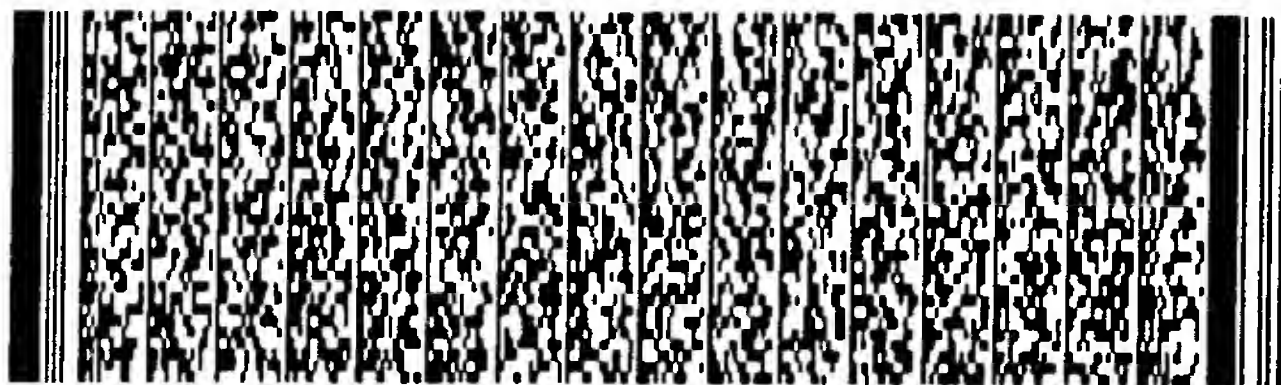
第 13/17 頁



第 14/17 頁



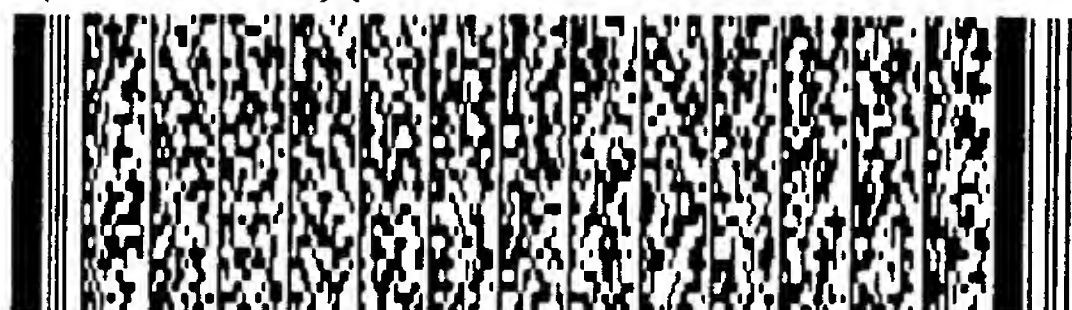
第 15/17 頁



第 16/17 頁



第 16/17 頁



第 17/17 頁

